



www.vlssymposium.org



For Immediate Release

2013 VLSI TECHNOLOGY シンポジウムと CIRCUITS シンポジウムでは、コンピュータ、メモリー、通信、そして医療、電力、自動車応用などを対象としたトランジスタ技術、配線技術、IC 技術におけるブレークスルーを議論します。

- ・ 6 月開催のマイクロエレクトロニクス分野の技術者、管理者、研究者向け最重要学会
- ・ 昨年に引き続き技術・回路のジョイントフォーカスセッションを開催
- ・ 200 以上の最新エレクトロニクス技術研究に関する講演
- ・ 今年度は VLSI Technology シンポジウムと Circuits シンポジウムの創設者の一人である故田中昭二教授を記念したエグゼクティブパネルディスカッションを開催

KYOTO, JAPAN (April 10, 2013) --全世界のマイクロエレクトロニクス分野のエキスパート約 1000 人が京都で開催される [2013 VLSI Technology シンポジウム\(6 月 11 日-13 日\)](#)と [VLSI Circuits シンポジウム\(6 月 12 日-14 日\)](#)に集結します。このシンポジウムは 6 月に米国ハワイ州ホノルルと当地京都で毎年交互に開催されており、マイクロエレクトロニクス技術と回路技術の最新の研究成果を発表する重要な機会となっています。

デバイス技術者と回路・システム設計者との相互協力を促進するために、両シンポジウムのテクニカルプログラムは以前と同様に今年も日程がオーバーラップしています。また重要なトピックスに関しては昨年初めて導入されたジョイントフォーカスセッションを今年も設けることにしています。

学会登録費を一人分お支払いいただければどちらのシンポジウムのどのセッションにもご参加が可能で、デバイス技術・回路設計技術双方を学ぶことができる絶好の機会を提供いたします。これは他の半導体デバイス技術や回路設計の学会では不可能なことで、VLSI シンポジウム独自の特長となっています。

シンポジウムのテクニカルセッションの前に開催されるショートコースや、招待講演、デバイス技術・回路設計の最先端のトピックに関するランプセッション、および昼食会における講演などを含めると 200 以上の重要な論文がこの場で発表されることになっています。

さらに関連サテライトとしてシリコンナノエレクトロニクスワークショップが 6 月 9 日-10 日に、またスピントロニクスワークショップが 6 月 10 日の晩に企画されています。

“今年の VLSI Technology シンポジウムのプログラムは半導体工業界が 22nm ノードの先に動きつつあることをふまえ、SoC 技術や More-than-Moore 技術の進化におけるブレークスルーに注目します。例えば最先端 CMOS デバイス、混載 DRAM、新規不揮発性メモリ、イメージセンサー、それ

らをつくるためのプロセス技術(リソグラフィ、配線技術、3次元実装技術)などです。”と 2013 年 VLSI Technology シンポジウム委員長である若林整(東京工業大学)は述べています。

“VLSI Circuits シンポジウムのプログラムでは 22nm 世代およびその先の世代のデバイスを用いた回路デザインにおける主要な進展について議論します。また、TSV(シリコン貫通 Via)を用いた3次元のチップ積層技術、省エネルギーエレクトロニクス、バイオメディカル応用、有線・無線通信インターフェースなども議論されます。”と VLSI Circuits シンポジウム委員長である永田真(神戸大学)は述べています。

両シンポジウムの委員長は次のようにも述べています。“ジョイントフォーカスセッションはプログラムの中から選ばれたトピックスに沿って行われ、また共通の会場を使用することで、技術と回路の双方のコミュニティの相互関係を深めるための絶好の機会を提供します。”

エグゼクティブパネルセッション

今年度に限定して特別にエグゼクティブパネルセッションを行います。これは 2011 年 11 月にお亡くなりになった東京大学名誉教授の田中昭二先生を追悼し、今後の VLSI の研究開発への提言を行うものです。田中昭二先生は半導体から超伝導体までの固体物理学の権威で、当 VLSI シンポジウムの創設者の一人であり、1981 年の第 1 回シンポジウムにおいてはシンポジウム委員長を務められていらっしゃいました。

このエグゼクティブパネルはサブタイトルを「未来の VLSI へのメッセージ」とし、2013 年 6 月 12 日(水)の朝に Circuits シンポジウムのオープニングセッションに引き続いて開催されます。4 名のパネリストによって半導体技術の歴史的経緯や今後も引き続いて行われる技術発展に関する積極的なコメント、およびこの領域における若い研究者に向けたメッセージの発信などが行われることになっています。

このパネルセッションの司会進行は現在当シンポジウムのエグゼクティブ委員会の委員長である MIT の C.Sodini 教授と東京大学の桜井貴康教授が行います。パネリストは東京大学および東洋大学両大学の名誉教授である菅野卓雄先生、コバレントマテリアル シニアアドバイザーの香山晋氏、テキサスインスツルメンツの Dr. D. Buss 氏、およびカリフォルニア大学バークレー校の R. Brodersen 先生を予定しております。シンポジウム参加者のすべての方々を本パネルディスカッションにご招待致します。奮ってご参加くださいますようお願い致します。

プレナリーセッション(基調講演)

VLSI Technology シンポジウムでは 2 つの基調講演(招待講演)が行われます。最初に TSMC (Taiwan Semiconductor Manufacturing Company)副社長の Jack Y.-C. Sun 博士から“*System Scaling and Collaborative Open Innovation*”(システムの微細化とオープンイノベーションとの協調)と題した講演をしていただきます。

次に Qualcomm 副社長の Robert Gilmore 博士から“*System Design Considerations for Next Generation Wireless Mobile Devices*”(次世代ワイヤレスモバイル機器のシステムデザインに関する考察)と題してご講演いただきます。

VLSI Circuits シンポジウムでも同様に 2 つの基調講演(招待講演)が行われます。最初にサムスン電子の Seh-Woong Jeong 博士より“*Perspective on Mobile Devices and Their Impact on Semiconductor Technologies*”(モバイル機器の未来とそれが半導体技術へ及ぼす影響)と題した講演をしていただきます。

次にコーニング(株)の Peter L. Bocko 博士より “*Glass for the Future: Displays and Semiconductors*” (*ガラス技術の未来: ディスプレーと半導体*)と題してご講演いただきます。

VLSI シンポジウム Technology/Circuits ジョイントフォーカスセッション

Technology/Circuits のジョイントフォーカスセッションは最先端のデバイス技術と回路設計の協調を目指して行われるものです。このセッションは招待講演論文と一般投稿論文から構成され、6月12日(水)と6月13日(木)の午後全部の時間帯を費やして行われます。

- **Design Enablement** (6/12/2013, 水曜日午後)
招待講演: H. Gossner(Intel), B. Sheu(TSMC)
- **SRAM**(6/13/2013, 木曜日午後)
招待講演: T. Hook (IBM), K. Endo (AIST)

これらに加えて VLSI Technology シンポジウムでは2つの特別フォーカスセッションを6月11日(火)の午後に予定しています。

- **3D System and Packaging**
招待講演: D. Ibbotson(Altera), Y. Orii(IBM Tokyo)
- **3D and Emerging Memory**
招待講演: S. Muraoka(Panasonic), A. Nitayama(Toshiba)

VLSI Circuits シンポジウムでは次の2つの特別フォーカスセッションを6月12日(水)と6月13日(木)の午前に予定しています。

- **3D Integrated Circuits & Applications** (6/12/2013, 水曜日午前)
- **Emerging Memories**(6/13/2013,木曜日午前)

ランプセッション

両シンポジウムでは火曜日(6月11日)の晩に以下のようなジョイントランプセッションを企画しています。

- “**SOC vs. 3D IC in the More-than-Moore Era**” (*More-than-Moore 時代におけるシステムオンチップと3次元IC*)

司会進行は Applied Materials の S. Ramaswami と TSMC の S. Natarajan です。パネルディスカッションを通じて参加者は最先端の SoC 技術と 3次元 IC 技術に関して学ぶ機会を得られます。

パネリスト: L. Madden(Xilinx), P. Franzon(UNC), C. Webb(Intel),
K. Takeuchi(Chuo Univ.), W. Weber(Infineon), D. Yu(TSMC),
S. Iyer(IBM)

VLSI Technology シンポジウムでは次の2つのランプセッションを平行して6月11日(火)の晩に開催致します。

- “*Low Voltage - How low can we go?*” (低電圧動作—我々はどこまで電圧を下げるができるのか?)

司会進行は Notre Dame 大学の A. Seabaugh 教授と慶応義塾大学の内田建教授です。ここでは以下のような設問をパネリストに投げかけて議論します; 一般用途の計算機ではどのくらい低い電圧まで下げられることを期待できるのか?、例えばトンネル FET 等の技術によってどのくらい低電圧化することが可能なのか? 低電圧デジタルシステムに関して回路とアーキテクチャに対する課題は何か?

パネリスト: I. Young(Intel), E. Alon(UC Berkeley), T. Skotnicki(STMicroelectronics), Y.-C. Yeo (National Univ. of Singapore), A. Toriumi(Univ. of Tokyo)

- “*Novel hierarchy in emerging memory*” (新規メモリにおける新しい階層構造)

司会進行は Rambus の G. Bronner 氏と超低電圧デバイス技術研究組合 (LEAP) の高浦則克氏です。ここでは STT-MRAM, PCM, ReRAM を新規メモリの例として取り上げて、スケーラビリティ、動作速度、および消費電力の観点から現存するメモリデバイスと比較して長所と短所を議論します。

デバイス動作の理論的な理解と同時に、これらの新規メモリを大量生産に持っていくための技術立ち上げに必要な実践との二律背反についても議論されます。

パネリスト: S. Fujita(Toshiba, MRAM), P. G. Cappellitti(Micron, PCRAM), G. Jeong(Samsung, ReRAM), E-X. Ping(AMAT, material aspects), J. Yoon(IBM, DRAM/Flash), K. Shiraishi(Univ. of Tsukuba, Modeling)

VLSI Circuits シンポジウムでは 6 月 13 日(木)の晩に以下の 2 つのランブセッションを平行して開催致します。

- “*The Best Logic and Memory Interface Technology for 2D/2.5D/3D ICs*” (2次元、2.5次元、3次元ICにおける最良のLogic回路とメモリのインターフェース技術)

司会進行は Etron の Nicky Lu 氏、および Xilinx の K. Chang 氏が行います。ここではタイトルどおり 2次元、2.5次元、および 3次元 IC の設計において最良なインターフェース技術を議論します。このパネルの目的は最終的な勝者を選ぶのではなく、世界中からトップの設計者を招待して彼らのプレゼンテーションを通じてこれらのインターフェース設計の良し悪しを議論することにあります。

パネリスト: F. Chang(UCLA), T. Kuroda(Keio Univ.), K. Matsudera(Toshiba), L. Madden(Xilinx), S. Pawlowski(Intel), T. Pawlowski (Micron), K. Sohn(Samsung), E. Tsern(Rambus)

- “*Analog designer’s play-ground beyond 20nm, is it Circuit Physics or Auto Place&Route?*” (20nm 世代以降におけるアナログ設計者の踊り場、それは回路物理なのかもしくは自動配置配線なのか?)

司会進行は ST マイクロエレクトロニクス の A. Cathelin 氏と MStar Semiconductor /MediaTek の C.-M. Hung 氏です。ここでは以下の設問に関する回答を議論します。(非デジタルの)アナログ設計者は 1Xnm 世代のトランジスタを使って回路をどうやって設計

するか？ 我々はゲートアレイを単に自動配置配線すべきなのか、もしくは古き良きアナログ時代のようなデザイン手法を継続すべきなのだろうか？

パネリスト: P. Dautriche(STMicroelectronics), G. Taylor(Intel),
K. Okada(Tokyo Institute of Tech), F.-L. Hsueh(TSMC), S. Masui(Fujitsu)

VLSI Technology ランプセッションのオーガナイザーである C-P. Chang 氏 (Applied Materials) と 杉井信之氏 (LEAP)、および VLSI Circuits ランプセッションのオーガナイザーである J. DeBrosse 氏 (IBM)、野田浩正氏 (Elpida Memory)、N. Lu 氏 (Etron)、A. Cathelin 氏 (STMicroelectronics)、そして C.-M. Hung 氏 (MStar Semiconductor /MediaTek) はすべての VLSI シンポジウムの参加者の方々を本ランプセッションにご招待致します。奮ってのご参加をお待ちしております。

ジョイントバンケット(合同夕食会)

2013 年 6 月 12 日(水)の晩には両シンポジウム主催のジョイントバンケットを用意しております。インフォーマルでリラックスした雰囲気の下でデバイス技術者と回路設計者との間の情報交換が行われる場を提供いたします。

ジョイントランチョン(合同昼食会、別料金)

2013 年 6 月 13 日の昼食時には両シンポジウム主催の合同昼食会が開催されます。今回は音羽電機工業(株)の工藤剛史氏による“Symbiosis with Lightning which is one of the most spectacular natural phenomenon”(最も壮観な自然現象の一つである雷との共存共栄)と題した講演が行われます。工藤氏は雷と巨大な電気エネルギーによって形成される稲光について述べ、いくつかの写真をもってその美しさを提示します。さらに避雷器(サージプロテクター)など我々の社会生活を支えるデバイスについても触れます。また電気システムにおける基本的な避雷方法や器具についても述べます。

ショートコース(別のレジストレーションが必要です。)

- VLSI Technology ショートコース(2013 年 6 月 10 日)
“*Technology Enablers for the Future Smart Society*” -- (未来のスマート社会を技術的に可能にするもの)

このショートコースは著名な講演者による 6 つのレクチャーで構成されています。“Smart”という言葉は我々の未来の社会がいかに多くの技術的な機能によって進歩していくかということを示しています。例えば高速論理計算や省エネルギー、非常に汎用なデバイス間の接続、実時間情報共有、そしてネットワークやクラウドコンピューティング用のさまざまなモバイル機器などは最先端のロジック素子技術やメモリ素子技術、効率的なシステムチップ、高密度パッケージング、およびそれらの生産方法によって支えられています。これらの技術はすべて技術シンポジウムと回路シンポジウムの参加者にとって興味あるトピックです。

招待講演者は I. R. Post 氏(Intel, 先端 CMOS デバイス), C. H. Tung 氏(TSMC, 先端チップパッケージング), A. Chen 氏(ASML, 先端リソグラフィとパターニング), 江川 佳孝氏(東芝, 先端 CMOS イメージセンサ), 遠藤 哲郎教授(東北大学, STT-MTJ Logic(スピントランスポールクー磁気トンネル接合論理回路)), そして作井 康司氏 (Micron, 新世代メモリ)の各氏を予定しています。

- **VLSI Circuits ショートコース (2013 年 6 月 11 日)**

2 つの平行セッションで合計 12 名の著名な講演者を産業界と大学から招待して講演していただきます。レジストレーションしていただければどちらのコースでもご聴講いただけますので、二つを行き来していただいてもかまいません。

- *“Device-Aware Circuit Design in the Era of Disruptive Changes”*
(破壊的にまで変化する時代におけるデバイスを意識した回路設計)

招待講演者は L. Seok-Hee 氏(KAIST, CMOS 技術), 竹内 潔氏(ルネサスエレクトロニクス, MOSトランジスタにおける特性ばらつき), D. Somasekhar 氏 (Intel, デジタル回路設計), I. Fujimori 氏 (Broadcom, 有線トランシーバー技術), K. Imura 氏 (Maxlinear, ファウンドリーをつかった IC デザイン), そして P. Dautriche 氏 (STMicroelectronics, デバイスを意識した設計技術)の各氏を予定しています。

- *“Non-Volatility and 3D-Ability: Empowering LSI-based Smart Systems of Tomorrow”*
(不揮発性、および 3 次元技術の可能性: 明日の LSI ベースのスマートシステムに向けて)

招待講演者は筒井 敬一氏 (ソニー, 新不揮発性メモリ), 竹内 健教授 (中央大学, 固体ストレージシステム), J. H. Yoon 氏 (IBM, 新規不揮発メモリ), 小柳 光正教授 (東北大学, 3 次元 ヘテロロジーニアス(異種)システムインテグレーション), J. T. Pawlowski 氏 (Micron, 3 次元インテグレーション), そして L. Madden 氏 (Xilinx, 3 次元 chip 積層技術)を予定しています。

シンポジウム主催組織について

VLSI Technology シンポジウムは 1981 年に開始され、VLSI Circuits シンポジウムは 1987 年から開催されています。この 2 つの会議は日本とハワイとで隔年開催されています。

2013 年の VLSI Technology シンポジウムは応用物理学会と IEEE Electron Devices Society が主催で、IEEE Solid-State Circuits Society と共催しています。

2013 年の VLSI Circuits シンポジウムは応用物理学会と IEEE Solid-State Circuits Society が主催しており、電子情報通信学会と IEEE Electron Devices Society が共催となっています。

詳細な情報に関しては以下の Web サイト、もしくは LinkedIn® のサイトをご参照ください。

www.vlsisymposium.org LinkedIn® 

Media Contacts:

Secretariat for VLSI Symposia (Japan and Asia)
c/o ICS Convention Design, Inc.
Chiyoda Bldg. 1-5-18 Sarugaku-cho, Chiyoda-ku,
Tokyo 101-8449 Japan

Tel: +81-3-3219-3541
Fax: +81-3-3219-3577
E-mail: vlsisymp@ics-inc.co.jp

BtB Marketing (NorthAmerica and EU)
Chris Burke
BtB Marketing
co-Media Relations Director

Tel: +1-919-872-8172
E-mail: chris.burke@btbmarketing.com

###