



2025 年 VLSI 技術及電路研討會，VLSI 領域持續蓬勃發展，主題為： 「培育 VLSI 花園：從創新種子到蓬勃發展」

【2025 年 4 月 18 日日本東京訊】微電子技術及電路連續第 45 年透過獨有方式在同一會場融合展出，這場超大規模的 [VLSI 技術及電路研討會](#) 將於 2025 年 6 月 8 日至 12 日在日本京都實體舉。為期五天的活動將在日本京都的麗嘉皇家酒店 (Rihga Royal Hotel) 舉辦，展示主題為「培育 VLSI 花園：從創新種子到蓬勃發展」。研討會將重點介紹先進的 VLSI 技術開發、創新電路設計及其支援的應用，例如人工智慧 (AI)、機器學習、IoT、穿戴式/可植入式生物醫學裝置、大數據、雲端/邊緣運算，以及擴增/虛擬實境 (AR/VR)。

為期一週的研討會將成為全球最重要的會場，促進技術專家和電路設計師之間在應用和未來突破上的協同合作。除技術論文發表外，研討會活動日程也將包括實體示範場次、聯合焦點論文場次、夜間分組討論會、短期課程和專題研討會。

全體會議：

- 「推動 DRAM 技術創新：邁向永續發展的未來」，主講人：SK hynix 技術長暨研發主管 Seon-Young Cha

自 2010 年代初推出 6F² 埋入式閘極架構以來，DRAM 技術便利用可持續微縮至 10nm 技術的平台不斷演進發展。然而，在 10nm 之後，DRAM 技術的演進已到達轉折點，而使用現有單元架構，難以建構可擴展平台並滿足 AI 時代的高效能需求。為了應對此一轉折點，本簡報將回顧晶片架構如何變化，以確保可擴展平台，並說明 DRAM 技術如何創新，以在 AI 時代帶來新價值。

- 「創新 VLSI 促進 AI 發展」，主講人：NVIDIA 技術和晶圓廠管理副總裁陳遠台 (John Chen)

AI 以 VLSI 為建構基礎，而令人驚嘆的摩爾定律已走向終結，但在 AI 時代，我們對 VLSI 的需求更勝以往。那麼下一步是什麼？答案就是創新，也就是從材料、元件、模組到系統的創新。本次演講介紹過去十年 VLSI 的進展，並重點介紹現今最複雜的 VLSI 晶片。創新是說起來容易，做起來難。成功的標準和障礙是什麼？而且為了培養創新又需要什麼樣的領導力？主講人的職業生涯經歷過 VLSI 與 AI 之間的關係，見證了兩者的相似性、協同作用和增強作用，可加速兩者蓬勃發展。當 AI 取代例行和複雜的任務後，引發出一個問題：年輕人該做什麼？AI 成為如此強大工具的同時，領導者和工程師必須幫助人類提升倫理與道德。

• 「實現生成式 AI：半導體設計技術的創新與挑戰」，主講人：MediaTek Inc 企業資深副總暨 MediaTek USA Inc 總裁陸國宏 (Kou-Hung Lawrence Loh)

近年來，生成式 AI 已深刻地引領了各個領域的革命浪潮，從日常生活到進階科學探索無不受其影響。這種轉變導致資料中心、基礎架構和邊緣裝置對運算、連接/通訊及記憶體/資料儲存的需求達到空前成長。此一成長催化了工業投資的蓬勃發展，橫跨基於先進材料、封裝和半導體製程技術的一系列「硬科技」，例如硬體加速器、有線和無線連接/通訊，以及從晶片到獨立式裝置等級的異質整合，全都獲得大量研發投資的支援，引領我們邁向 AI 時代。

本簡報將探討尖端技術的最前線，並應對與開發高效能運算和高速連接解決方案相關的挑戰，以實現高要求的能源效率。此外，我們也將討論配電和其他工程複雜度所帶來日益增長的需求。我們的重點將強調創新和投資的關鍵作用，以確保未來數十年的長期永續發展。

• 「邊緣 AI 的演進：情境感知和生成式智慧」，主講人：STMicroelectronics 執行副總、創新長、系統研究與應用總經理 Alessandro Cremonesi

我們正在見證從傳統 AI 到雲端生成式 AI 的快速轉變。這帶動了高效能運算領域需求的成長。然而，為了持續支持這種轉變，邊緣 AI 技術正不斷發展，包括微控制器中的硬體加速器 (NPU) 以及記憶體內和神經形態運算等顛覆性技術。這些發展連同最佳化的大型語言模型，為邊緣產品提供更高效率的 AI 和生成式 AI 解決方案。本次主題演講將探討情境感知對邊緣裝置 AI 的變革潛力。先進感測技術和生成式 AI 將徹底改變與世界的互動方式，使 AI 能根據周邊的經驗進行調整，同時能跨裝置無縫遷移。這些創新將推動技術的未來發展，使其變得更具認知性、生成性和互動性，最終帶來更智慧、更互聯且更永續的解決方案。

焦點座談會：

研討會活動日程透過三場聯合焦點座談會整合技術和電路主題：1) 設計與技術共同最佳化 (DTCO) 和設計支援，2) AI 和 ML 硬體，3) 3D 整合和光子學。此外，還有兩場技術焦點座談會：1) 用於 AI 應用的記憶體，和 2) 先進 3D 堆疊電晶體。

關鍵 VLSI 主題的短期課程：

將開設兩場全天的短期課程：

- 短期課程 1：「AI 時代的關鍵 VLSI 技術」重點介紹先進邏輯、記憶體和異質整合的關鍵技術。課程將涵蓋先進 CMOS 技術、新型材料、先進製程技術、異質/3D 整合、DRAM、新興記憶體、DTCO/STCO 和 3D 整合影像感測器。
- 短期課程 2：「適合 AI 和運算的電路與系統」重點介紹推動 AI 和運算發展的電路與系統的最新進展。課程將涵蓋 AI 和運算的最新趨勢、可擴展運算、高效 AI 架構及其背後的技術，如 EDA、晶片間通訊、矽光子學、高速記憶體、儲存和電源電路。

夜間分組討論會：

- 「半導體產業如何協助實現環保社會的目標？」

此分組討論會探討半導體產業在建立永續發展未來的關鍵作用。在世界努力因應氣候變遷和環境挑戰的當下，半導體正處於推動積極變革的技術進步最前線。主要討論主題包括由先進 VLSI 和永續製造實現的節能技術。此分組討論會由該領域的六位專家組成，將由 AMAT 的 Bala Haran 主持。

- 「實用電路與技術訓練：學術界與產業界，何處能學到最多？」

光靠傳統教育，可能無法讓 IC 設計師準備好因應現實世界的挑戰。然而，在學術機構中，人們不僅能獲得紮實的理論基礎和對電機工程與系統設計基本原理的深入瞭解，也能學到批判性思考的技能。那麼，在職學習是最好的學習方式嗎？還是有些事物是無法從在職學習中學到？鼓勵觀眾參與互動。用記分卡記錄學術界與產業界的分數，並在活動結束時公佈最終得分。

實體展示會：

於 2017 年推出，廣受歡迎的面對面展示會將再度列入研討會活動日程，讓參加者有機會與技術及電路研討會的特定論文作者進行深入的交流互動。將近 15 至 20 場的桌上簡報將顯示裝置特性、晶片運作成果，以及電路層級創新的潛在應用。研討會與會者將選出最佳的展示。

專題研討會：

支援會議主題：「培育 VLSI 花園：從創新種子到蓬勃發展」。研討會旨在融合研討會技術議程中尚未詳細涵蓋的前沿研究領域，並可作為未來研討會的主題。研討會將以現場形式舉行。今年，我們會舉辦 1 場特別研討會和 12 場一般研討會。主題如下：

特別研討會：FET 發明一百週年：過去、現在與未來 (FET 100)

一般研討會：

- LLM 推論所需的電路和系統。
- AI 製造。
- HBM、封裝和 EDA 工具的異質系統整合。
- 記憶體內運算、生物感測器和 GaN。

研討會上的**特別活動**包括由 IEEE 固態電路協會的女性工程師和年輕專業人員團體贊助的指導活動。

技術與電路研討會將依據論文和簡報的品質，各自評選出**最佳學生論文獎**。在我們評審中獲得好評的候選人，將在相應場次座談會上獲得 **最佳學生論文** 入圍證書。**最佳學生論文** 得獎者將獲頒獎金、車馬費補貼，以及 **最佳學生論文** 獲獎證書。若要報名參加此論文獎的審查流程，論文主要作者和主講人在提交時必須具有全日制學籍，且必須在網路提交表格上註明為學生論文。

關於研討會的詳細資訊請參閱：<http://www.vlsisymposium.org>。

主辦單位：

VLSI 技術及電路研討會由日本應用物理協會、IEEE 電子裝置協會 (IEEE Electron Devices Society)、IEEE 固態電路協會 (IEEE Solid State Circuits Society) 以及電子、資訊與通訊工程師協會 (Institute of Electronics, Information and Communication Engineers) 合作舉辦。

媒體聯絡人：

(日本與亞洲)

VLSI 研討會秘書處，由 JTB Communication Design, Inc. 轉交
日本東京
電子郵件：vlsisymp@jtbcom.co.jp

(北美洲與歐盟)

BtB Integrated Marketing – 共同公關協理 Chris Burke
電子郵件：chris.burke@btbmarketing.com